

DIALOG(R)File 351:Derwent WPI
(c) 2003 Thomson Derwent. All rts. reserv.

010859374 **Image available**
WPI Acc No: 1996-356325/199636
XRAM Acc No: C96-112304
XRPX Acc No: N96-300509

Field emission device with support pillars - comprising corrugated insulating rods with conductive coating on corrugation ridges

Patent Assignee: AT & T IPM CORP (AMTT); AT & T CORP (AMTT); AMERICAN TELEPHONE & TELEGRAPH CO (AMTT)

Inventor: JIN S; KOCHANSKI G P; ZHU W

Number of Countries: 005 Number of Patents: 006

Patent Family:

equiv

Patent No	Kind	Date	Applicat No	Kind	Date	Week
EP 725418	A1	19960807	EP 96300481	A	19960124	199636 B
CA 2166506	A	19960801	CA 2166506	A	19960103	199646
JP 8241667	A	19960917	JP 9612721	A	19960129	199647
EP 725418	B1	19990407	EP 96300481	A	19960124	199918
DE 69601957	E	19990512	DE 601957	A	19960124	199925
			EP 96300481	A	19960124	
CA 2166506	C	20001128	CA 2166506	A	19960103	200067

Priority Applications (No Type Date): US 95381378 A 19950131

Cited Patents: 1.Jnl.Ref; EP 404022; JP 2299136

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
-----------	------	-----	----	----------	--------------

EP 725418	A1	E	11	H01J-029/82	
-----------	----	---	----	-------------	--

Designated States (Regional): DE FR GB

CA 2166506	A			H01J-031/10	
------------	---	--	--	-------------	--

JP 8241667	A		9	H01J-001/30	
------------	---	--	---	-------------	--

EP 725418	B1	E		H01J-029/82	
-----------	----	---	--	-------------	--

Designated States (Regional): DE FR GB

DE 69601957	E			H01J-029/82	Based on patent EP 725418
-------------	---	--	--	-------------	---------------------------

CA 2166506	C	E		H01J-031/10	
------------	---	---	--	-------------	--

Abstract (Basic): EP 725418 A

In an electron field emission device having insulating pillars separating an emitter cathode and an anode, at least one of the pillars comprises a corrugated insulating material rod, the corrugation ridges of which are selectively coated with conductive material.

Also claimed is a method of making the device.

USE - Esp. for flat panel displays, but also for x-y matrix addressable electron sources for electron lithography or for microwave power amplifier tubes.

ADVANTAGE - The device has improved resistance to breakdown and arcing of the pillars in a high voltage environment.

Dwg.2B/8

Title Terms: FIELD; EMIT; DEVICE; SUPPORT; PILLAR; COMPRISE; CORRUGATED; INSULATE; ROD; CONDUCTING; COATING; CORRUGATED; RIDGE

Derwent Class: L03; V05

International Patent Class (Main): H01J-001/30; H01J-029/82; H01J-031/10

International Patent Class (Additional): H01J-009/02; H01J-009/18;

H01J-009/20

File Segment: CPI; EPI

Manual Codes (CPI/A-N): L03-C02

Manual Codes (EPI/S-X): V05-D01; V05-D05C5

(51)Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所	
H 0 1 J	1/30		H 0 1 J	1/30	Z
	9/02			9/02	B

審査請求 未請求 請求項の数 2 O L (全 9 頁)

(21) 出願番号 特願平8-12721

(22) 出願日 平成8年(1996)1月29日

(31) 優先権主張番号 3 8 1 3 7 8

(32) 優先日 1995年1月31日

(33) 優先権主張国 米国 (U S)

(71) 出願人 390035493

エイ・ティ・アンド・ティ・コーポレーション

AT&T CORP.

アメリカ合衆国 10013-2412 ニューヨーク ニューヨーク アヴェニュー オブ
ジ アメリカズ 32

(72) 発明者 サンゴー ジン

アメリカ合衆国, 07946 ニュージャージー,
ミリントン, スカイライン ドライブ
145

(74) 代理人 弁理士 三俣 弘文

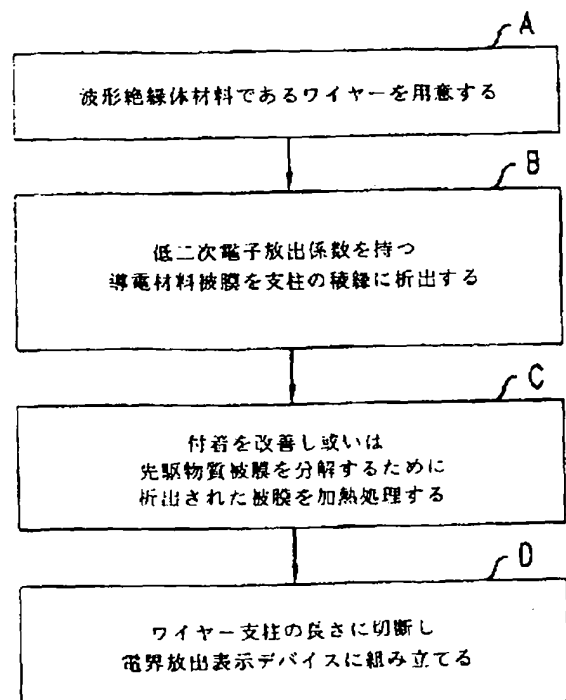
最終頁に続く

(54) 【発明の名称】 電子電界放出デバイス及びその作成方法

(57) 【要約】

【課題】 絶縁破壊抗力に資する波形支柱を有する電界放出デバイス、特に絶縁破壊及びアーク放電を伴わずに高電圧の使用を可能にする新規な支柱の作成方法を提供する。

【解決手段】 電界放出デバイスは、そのデバイスに電極を付与し、低二次電子放出係数を持つ導電材料または半導体材料の不連続被膜を有する複数の波形絶縁体ロッドを形成し、それらロッドを電極に付着させ、それらロッドを切断して波形支柱に区劃し、且つ、そのデバイスを仕上げ加工することによって作成される。



【特許請求の範囲】

【請求項1】 電子放出カソード（92）、アノード（93）及び前記電子放出カソード（92）とアノード（93）とを隔てる複数の絶縁支柱（96）とを具備する電子電界放出デバイス（90）において、少なくとも前記支柱（96）の1つが、波形絶縁体表面のひだを持つ絶縁材料のロッドを具備し、前記ひだが稜縁及び凹部領域を具備し、且つ、前記ひだのそれら稜縁が導電材料で選択的に被覆されていることを特徴とする電子電界放出デバイス。

【請求項2】 電子放出カソード電極（92）、アノード電極（93）及び前記両電極を隔てる複数の絶縁支柱（96）とを具備する電子電界放出デバイスの作成方法において、
前記各電極を用意する工程と、
絶縁材料の波形ロッドを形成し、それらひだに稜縁を持たせる工程と、
前記ひだの稜縁に選択的に導電材料を付着させる工程と、
前記ロッドを前記電極の1つに付着させる工程と、
前記ロッドを切断する工程と、
本電子電界放出デバイスを仕上げ加工する工程、とからなることを特徴とする方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は改善された電界放出デバイスを作成するための方法に関し、特に、フラット・パネル・ディスプレイのような、絶縁破壊抗力に資する波形に形成され局部的に導電性を持つ支柱を有する電界放出デバイスを作成するための方法に関する。

【0002】

【従来の技術】 適当なカソード材料から真空中への電子の電界放出はフラット・パネル・ディスプレイを包含する種々の電界放出デバイスに有用である。支柱はフラット・パネル・ディスプレイのような電界放出デバイス（field emission device；以下、FEDと略称することがある）の重要な成分である。代表的な電界放出デバイスは複数の電界放出体先端部を包含するカソードとそのカソードから間隔を置いて配置されたアノードとから構成される。そのアノードとカソードとの間に印加された電圧はアノードへ流れる電子の放出を誘発する。フラット・パネル・ディスプレイでは、ゲートと呼ばれる別の電極が、代表的にはアノードとカソードとの間に配置され所望の画素を選択的に活性化する。アノードとカソードとの間の空間は真空排気され、組み合わされた円筒形支柱がアノードとカソードとを離間状態に保持する。支柱が無い状態では、外気圧によりアノードの面とカソードの面とを合わせ込もうとする力が働く。それら支柱は代表的には100乃至1000 μm の高さを持ち、各々が1乃至10、000画素の領域に対する支柱

による支持を行う。

【0003】 円筒形支柱は十分な機械的支持を行うことができるが、それらは高電圧を使用する新しい電界放出デバイスとの適合性は十分ではない。本発明者らは電子放出カソードとアノードとの間の動作電圧を増大することによって電界放出デバイスの効率及び動作寿命を実質的に増大することができることを確かめた。例えば、フラット・パネル・ディスプレイでは、動作電圧を500ボルトから5000ボルトへ変えることによって代表的な蛍光体の動作寿命を100倍に増大することができる。しかし、円筒形支柱の表面に沿って起きる絶縁破壊及びアーク放電によってそのような高電圧の使用が妨害される。

【0004】 もし、円筒形絶縁体が二つの電極間に配置され、その円筒形絶縁体に連続電圧勾配がかかると、絶縁体に衝突する放射電子が二次電子の放出を誘発することが可能となる。それら二次電子は続いて陽極へ向かって加速される。この二次電子により暴走作用が引き起こされて、絶縁体が正電位に帯電され、且つ、その絶縁体の表面に沿ってアークが生じる。従って、絶縁破壊及びアーク放電を伴わずに高電圧の使用を可能にする新規な支柱のデザインが要望されている。

【0005】 本発明の米国出願と同時係属中の米国出願である、"Method for Making Field Emission Devices Having Corrugated Support Pillars for Breakdown Resistance" 及び "Multilayer Pillar Structure for Improved Field Emission Devices" には、波形絶縁体支柱構造及び多層構成支柱構造、並びにそれら支柱を作成するための方法が開示されている。これらの新規な構造は絶縁体材料の表面距離を増大して支柱表面からの二次電子放出による有害な作用を縮減する。

【0006】

【発明が解決しようとする課題】 本発明は、不連続導体被膜を使用する更に改善された支柱構造を提供し、高電圧環境における支柱の絶縁破壊及びアーク放電に対する改善された抵抗性を得ることを目的とする。

【0007】

【課題を解決するための手段】 本発明によれば、電界放出デバイスが、そのデバイスに電極を付与し、低い二次電子放出係数を有する導電材料または半導体材料の不連続被膜を有する複数の波形絶縁体ロッドを形成し、それらロッドを切断して波形支柱に区劃し、且つ、そのデバイスを仕上げ加工することによって作成される。

【0008】

【発明の実施の形態】 最適な支柱をデザインするうえで考慮すべき事項が5項目有る。第1には、最適な支柱のデザインは、負極から陽極への表面経路の長さを与えられた支柱の高さに関してできる限り長くするデザインである。第2には、殆どの二次電子が陽極方向に相当な距離を加速されるよりもむしろ、それらの発生点に近い支

柱表面に再衝突するように支柱を構成することが望ましい。この目標は、大部分の材料が各入射電子あたりその入射エネルギーが500ボルト（或いは好ましくは200ボルト）未満であれば、1未満の二次電子を発生するので、有益である。これらの条件の下では、一般的に二次電子はそれ自体の二次電子の数を増大させるのに十分なエネルギーを有しない。この目標を達成するため、

「近接点（close point）」はその点の静電気電位がその電子が発生される点よりポジティブで500ボルトよりも低い点、好ましくは200ボルトよりも低い点として定義される。第3には、通常の動作条件の下で2未満の二次電子放出係数を待つ材料で支柱を作成することが望ましい。第4には、支柱が、局部電界が絶縁体の面とほぼ垂直を為すように配向されている面と同電界の面を持ち、更に好ましくは二次電子が上述の200ボルト或いは500ボルト未満のエネルギーでその面へ向かって引き戻されて再衝突するようにその面から出て来る電界ラインを有することが望ましい。第5には、蛍光スクリーンに宛がうことができる領域が実質的に縮減されるように、支柱のアノード端が余り広くないようにすること
20 が必要がある。

【0009】電界放出デバイスがフラット・パネル・ディスプレイとなる所では、支柱の材料は機械的に丈夫であるだけでなく、そのフラット・パネル・ディスプレイの蛍光体を動作させるために印加される高い電界に耐えるために高い絶縁破壊電圧を有する電気絶縁体である必要がある。Zn:SCu, Alのような既成の蛍光体に対しては、上記絶縁破壊電圧は2000ボルトより高く、更に好ましくは4000ボルトより高いことが必要である。

【0010】以下、図を参照して説明する。図1は電界放出デバイスのための改善された支柱構造を作成する際の工程を示すフロー・チャートである。最初の工程（ブロックA）は波形絶縁体材料であるワイヤー、ロッドまたはプレートを用意する工程である。本発明の米国出願と同時係統中の米国出願である、“Method for Making Field Emission Devices Having Corrugated Support Pillars for Breakdown Resistance”には、ガラス材料、石英材料、セラミック材料（酸化物、窒化物）、ポリマー及び複合材料のような絶縁体材料からそのような波形形
40 状を作成するための種々の方法が記述されている。

【0011】次の工程（図1のブロックB）では、低い二次電子放出係数 δ_{\max} を持つ導電材料または半導体材料の不連続被膜が上記ひだの上に析出される。その係数はその材料の所定の面積における出射電子数対入射電子数の比として定義される。絶縁体は代表的には2乃至20の高 δ_{\max} を有し、例えばガラスでは2.9であり、MgOでは20以下である。導体または半導体は代表的には2未満の低い δ_{\max} を持っている。FED支柱の用途では1に近い δ_{\max} 値が望ましい。1より相当高い δ
50

δ_{\max} は不所望な電子増倍を意味する。本発明によれば、支柱への不連続被膜として使用するために適する材料の中に、Cu ($\delta_{\max} = 1.3$)、Co ($\delta_{\max} = 1.2$)、Ni ($\delta_{\max} = 1.3$)、Ti ($\delta_{\max} = 0.9$)、Au ($\delta_{\max} = 1.4$)、Si ($\delta_{\max} = 1.1$)のような金属及び半導体、Cu₂O ($\delta_{\max} = 1.23$)、Ag₂O ($\delta_{\max} = 1.0$)のような化合物が存在する。

【0012】波形絶縁体支柱の隆起稜縁上の不連続導体被膜と凹溝との組み合わせが、その組み合わせによって表面距離が増大され、二次電子が溝中にトラップされ、波形支柱の露出された突出面部分（稜縁即ち尖端縁）上での電子増倍が極少化されるので、高電圧絶縁破壊に対する抵抗性を改善するために特に有利である。

【0013】図2A及び図2Bは、電極21を波形ロッド20に傾斜した角度の析出（例えば、蒸着技法、スパッタリング技法、吹き付け塗装を使用する析出）によって選択的に付加する第1の方法を模式的に示す図である。被膜材料の見通し線析出により、その析出は当然波形ロッド或いは波形プレートの稜縁部分或いは尖端縁部分に制限される。この析出は、もし長尺のワイヤー形状またはプレート形状の波形材料が析出中ゆっくりと移動される場合には、連続的に実行することが可能である。ロッドの回転がワイヤーの全側面に確実に均一な析出を行うために使用することができる（図2A）。

【0014】低 δ_{\max} の金属または化合物は直接析出することが可能である。或いはそれに代えて、所望の δ_{\max} の材料を含有する先駆物質を先ず析出し、後の段階でのプロセス中に分解または熱分解されるようにすることも可能である。例えば、NiO或いはNi(OH)₂がNi被覆のために析出され、CuO（蒸着法で）或いはCuSO₄（水溶液として、任意的に付着性を向上するために付加される結合剤、例えばポリビニール・アルコールと共に吹き付け塗装法で）がCu或いはCu₂O被覆のために析出される。

【0015】低 δ_{\max} 材料の不連続被膜を析出するための第2の方法が、図3に模式的に示されている。図3の方法では、波形絶縁体材料のワイヤー30が、低 δ_{\max} の材料（例えば、Cu、Co、Cu₂O、Ag₂O）の微粒子（20 μ m以下の大きさ、好ましくは2 μ m以下の大きさのもの）を含有する懸濁液またはスラリー、或いは先駆物質液（例えば、CuSO₄またはNiCl₂溶液で僅かに湿らされた塗り付け布31またはスポンジ状材料を用いて連続的に塗り付けられる。上記絶縁体ワイヤーの稜縁即ち突起部分には、微粒子、スラリー或いは先駆物質の被膜32が付着され、スラリー或いは先駆物質は後で加熱処理によって分解、焼結或いは溶融されて所望の低 δ_{\max} の材料のみが残される。

【0016】或いはそれに代えて、上記被膜32の付着処理はその後の無電解或いは電解析出を容易にするため

に触媒を用いて為すことも可能である。例えば、図3の塗り付け布31はワイヤーの突出している面に付着させるためのパラジウム含有溶液で湿されるようにすることができる。パラジウムは電気化学的析出処理中に基板への金属の付着を促進する周知の触媒である。任意的に溶液を速やかに分解させるために行うベーキング処理の後で、無電解或いは電解鍍金（例えば、Cu、Snの鍍金）が、溝を形成された絶縁体支柱ワイヤーの触媒が付着されている突起部分へ選択的に金属を析出するために実行される。

【0017】低 δ_{\max} の被膜を不連続に析出する第3の方法が、図4に模式的に示されている。図4の方法では、本発明の米国出願と同時係統中の米国出願である、"Method for Making Field Emission Devices Having Corrugated Support Pillars for Breakdown Resistance"に開示されている波形構造を成形する方法のうちの1つはガラス・ファイバ或いは石英ファイバにフッ化水素酸を用いて溝をエッチングするためにAu被膜のような不活性金属マスクを使用するものである。エッチングプロセスで使用されたマスクはそのまま残して置くことができ、もし望まれる場合には後でより低い δ_{\max} の材料（例えば、Co）を電気鍍金するための基板として使用される。マスクされた溝付き絶縁体ワイヤー41が電解液槽44内でカソード43とアノード45との間に配置される。図4の電気鍍金プロセス中、絶縁体ワイヤー41の上のAuメタル・マスク40は高純度のメタル・ゲージ或いは導電性エラストマーのような軟質材料を用いて柔和に押圧することにより、鍍金電極（カソード）43と接触した状態に保持される。このワイヤーはゆっくりと回転させて均一な被膜を形成することができ 30

【0018】図1のプロセスによって付着された低 δ_{\max} 材料の不連続被膜の望ましい厚みは、代表的には0.005乃至50 μm の範囲であり、好適な厚みは0.1乃至2.0 μm の範囲である。顕微鏡によらなければ見えない粗さの被膜がその被膜自体での微視的な大きさの幾何学的トラップが被膜表面からの二次電子の数を減少させるので好適である。

【0019】図1中の次の工程（ブロックC）では、付着を改善し、上記低 δ_{\max} 材料を溶解して稠密化し、或いは先駆物質被膜を分解するために、析出された被膜に加熱処理が為される。代表的には、水素含有雰囲気や加熱処理を行い純粋な金属被膜或いは合金被膜を得るために利用される。不活性ガス雰囲気、酸素含有雰囲気或いは窒素含有雰囲気が酸化物被膜、窒化物被膜或いは他の化合物被膜の加熱処理のために使用することが可能である。その加熱処理温度及び時間は金属或いは先駆物質の性質に依存して相違するが、しかしそれらは代表的には100乃至900 $^{\circ}\text{C}$ の範囲で0.1乃至100時間に亘って為される。

【0020】図1中の最後の工程（ブロックD）では、上記ワイヤーが所望の支柱の長さに切断され、電界放出表示デバイスのカソードとアノードとの間に組入れられる。

【0021】上記のように波形ワイヤーについて処理する替わりに、図5に示されるようなプロセスの出発材料として非波形のワイヤーを使用することも可能である。図5のブロックAに示される最初の工程では、図6Aに示されるような非波形絶縁体ロッド或いはワイヤーがロッド60として用意される。

【0022】図5中の次の工程であるブロックBでは、低二次電子放出導体即ち先駆物質の連続層が析出される。図6B中では、この連続層が参照番号61によって表されている。

【0023】第3の工程（図5、ブロックC）では、マスキング部材63として図6Cに示されているメタル・マスク材料で上記被覆された上記ロッド60をマスクする。

【0024】次に、図5のブロックDにおける工程で、ロッド60の絶縁体材料を選択的にエッチングすることによって溝が形成される。この結果、図6Dに示されるように、溝64を持つ構造が得られる。

【0025】エッチングによって溝加工を行うフッ化水素酸中でエッチングを阻止する金属マスク材料は、その金属がまた低 δ_{\max} 特性を持つ観点で選ばれる。そのような場合、マスク材料は、別の低 δ_{\max} 金属を付加する必要は無く、単純にそのマスクが低 δ_{\max} 被覆として露出された稜縁上に維持されて利用されるようにすることができ、その結果、製造コストが低減される。フッ化水素酸中によるエッチングに抗するそのような低 δ_{\max} 金属はAu自体（ $\delta_{\max} = 1.4$ ）であってもよいが、しかし、同等な低 δ_{\max} マスクを、AuまたはPtを、例えばCo、Cu、Al等の低 δ_{\max} 金属との合金にすることによって達成することも可能である。この望ましい合金組成は、40乃至80原子パーセントのAuと、その残りを選択された合金成分で構成される。2要素から成る合金、3要素から成る合金、或いは更に多くの要素から成る合金を使用することも可能である。所望の合金が、具体例としては、最初、連続被膜のような絶縁体材料の円形断面ワイヤーの上に、例えば、物理的、化学的、電気化学的手段または他の公知な方法によって析出され（図6B参照）、例えば、フォトリソグラフィまたは機械的手段によって縞模様或いはその他縦方向に不連続な形態にパターン成形され（図6C参照）、その後、フッ化水素酸処理によって図6Dに示されるようにエッチングされる。或いはそれに代えて、パターン・マスクを介する析出によって直接縞模様の金属層を得ることも可能である。

【0026】支柱の代表的な幾何学的形状は部分的に形状を変えた円形或いは方形ロッドが有益である。その支

柱の径即ち太さは、代表的には50乃至1000 μm であり、更には100乃至300 μm であることが好ましい。その支柱の高さ対径即ち高さ対太さのアスペクト比は、代表的には1乃至10の範囲であり、更には3乃至6の範囲であることが好ましい。それら支柱の好ましい数即ち密度は考慮されるべき種々のファクタに依存する。アノード電極を機械的に十分支持するためには、支柱の数はより多い方が望ましいが、しかし、製造コストを縮減し、支柱を配置するための表示画素の損失を最少にするために、何らかの妥協が必要である。支柱の代表的な密度は総表示領域の約0.01乃至2%であり、更には0.05乃至0.5%であることが好ましい。各支柱が100 \times 100 μm^2 の断面積を持つおよそ500乃至100,000個の支柱を有し、約25 \times 25cm²の面積のFEDディスプレイが好例である。

【0027】波形ロッドが形成され、低 δ_{max} の被膜が付加された後、次の工程で多数のロッドの端部が電界放出デバイスの電極、好ましくは電子放出カソードに付着される。上記電極への支柱の装着は図7に示されている装置を使用することによって具合良く達成することができる。特に、多数の波形ロッド20が上型板23と下型板24とから成る2点構成型板中の各孔26を挿通して電極21に当てがわれる。その挿入段階では、上部型板の孔25と下部型板の孔26とが互いに位置合わせされ、且つ、それら支柱が付着されるべき電極の位置に合わせられる。それら波形ロッド20の突端に接着剤スポット27をそれら波形ロッド20を電極21と結合するために当てがうことができる。図示の例の電極21は、導電性基板22上にワイヤー30を包含する装置カソード電子放出体領域である。各被膜32は絶縁層33によって上記導電性基板22から隔てられている。

【0028】例えば、1600個の支柱を要するFEDディスプレイにおいては、ディスプレイ・サイズの型板（例えば、所望の支柱位置に穿孔された孔を持つ金属シート）が用意される。それらの孔の1つ乃至全部（代表的には一列に並ぶ49個の支柱）を通じて波形絶縁体材料の長いワイヤーが同時且つ連続的に供給される。それらワイヤーの底部突端には、接着剤（例えば、未硬化或いは半硬化エポキシ）、低融点ガラスまたは溶融状態或いはペースト状の半田または光吸収層が粘着されてい

る。

【0029】上記波形ロッドは支柱の長さに切り刻まれる必要がある。この切断は図7の装置を用いて切断することにより旨く行うことができる。上型板23は横方向に移動されるが、下型板24は接着剤により表示カソード面に接して固定されており、その結果、底部支柱は予めデザインされているV字形切り込み28で分離される。このプロセスは隣接する表示基板に対して反復される。支柱の多くは同時に載置されるので、その組立ては迅速且つ低コストで為すことができる。必要に応じて、

局所的な加熱がエポキシを硬化し或いは上記支柱を導電性基板22へ融着するために合焦された光ビーム、例えばレーザによって行われる。

【0030】このデバイスの組立ては、他方の電極を付与し、2電極間の空間を真空排気し、且つ、封止することによってこのデバイスが完成される。代表的には、本組立てでは、ガラス封止及び真空排気プロセスが本デバイスを加熱（例えば、300乃至600 $^{\circ}\text{C}$ ）する際に実質的に必要である。この加熱処理工程は図1中の工程Cと置き換えることができる。同様に、デバイスの組立て工程における加熱処理は、図5のプロセスでも有益である。例えば、合金被膜（例えば、Au-Cu合金）のエッチング工程（図5中の工程D）により、表面からCuが消亡する傾向がある。上記加熱工程により、低 δ_{max} の成分（この事例ではCu）が表面に拡散され、二次電子放出が縮減されるようになる。

【0031】これら波形ロッドは、その好適な用途として電子放出型フラット・パネル・ディスプレイのような電界放出デバイスを製造する際に使用される。図8は、本発明による高絶縁破壊電圧の支柱を使用した例のフラット・パネル・ディスプレイ90の模式的断面図である。本ディスプレイは真空シール内に多数の電子放出体領域92とそれら電子放出体領域92から間隔を置いて配置されている1個のアノード導体層93とを包含するカソード91を具備する。透明絶縁体基板94上に形成されているアノード導体93には蛍光体層95が付与され、そのアノード導体層93が更に支柱96上に装着されている。カソード91とアノード導体層93との間で各電子放出体領域92と緊密に配置される箇所に穴開けされたゲート電極97が存在する。

【0032】アノード導体層93と電子放出体領域92との間の空間は封止され、且つ、真空排気されており、更に電源98によってそれらの間に電圧が印加される。それら電子放出体領域92からの電界放出電子は、ゲート電極97によって各画素上の多数の電子放出体領域92から加速され、透明絶縁体基板94上に被覆されているアノード導体層93（代表的にはインジウム・錫酸化物のような透明導体）に向かって移動する。蛍光体層95は電子放出体領域92とアノード導体層93との間に配置されている。上記加速された電子が蛍光体に衝突するとき、表示イメージが生成される。

【0033】上記実施例は本発明の原理の応用例を表し得る多くの実行可能な具体的実施例のうちの幾らかのみを示している。例えば、本発明の高い絶縁破壊電圧を持つ支柱はフラット・パネル・ディスプレイ装置に使用することができるだけでなく、電子線リソグラフィ用或いはマイクロエーブ電力増幅管用のX-Yマトリクス・アドレス可能電子供給源のような他の用途に使用することができる。

【0034】

【発明の効果】以上説明したように、本発明は、絶縁破壊及びアーク放電を伴わずに高電圧の使用を可能にする新規な支柱を提供することができる。更に、本発明により、高電圧動作において優れた抵抗を持つ電界放出デバイスが低コストで作成される。

【0035】なお、特許請求の範囲に記載した参照符号は発明の理解を容易にするためのものであり、特許請求の範囲を制限するように理解されるべきものではない。

【0036】上記解決手段により、高電界動作において優れた抵抗を持つ電界放出デバイスが低コストで作成される。

【図面の簡単な説明】

【図1】本発明による電界放出デバイスのための改善された支柱構造を作成する工程の模式ブロック図である。

【図2】図1のプロセスで使用されているような波形ロッド上に導体被膜を作成する第1の方法を示す図である。

【図3】図1のプロセスで使用されているような波形ロッド上に導体被膜を作成する第2の方法を示す図である。

【図4】図1のプロセスで使用されているような波形ロッド上に導体被膜を作成する第3の方法を示す図である。

【図5】未だひだが形成されていない絶縁体ロッドから導体が被覆された波形支柱構造を用意するための工程を示す模式的なフロー・チャートを示す図である。

【図6】図5のプロセスで使用方法を示す図である。

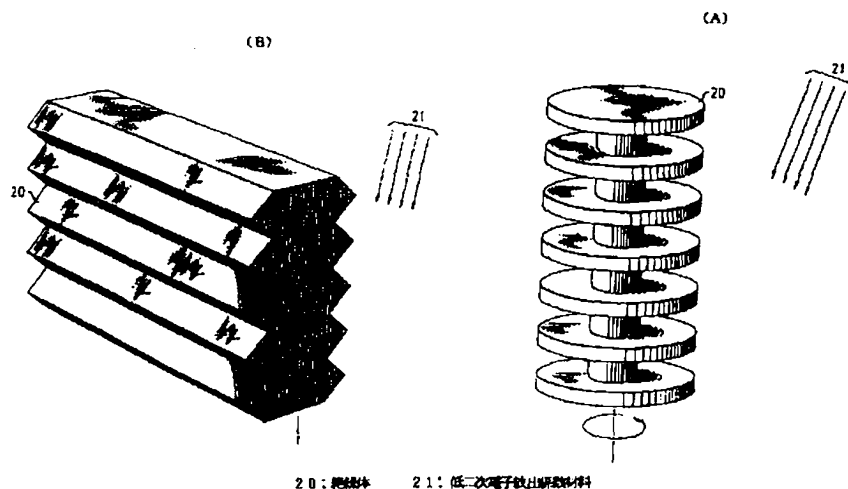
【図7】FEDデバイス上に支柱を載置する方法の一例を示す図である。

【図8】導体が被覆された波形支柱を具備するFEDデバイスの一例を模式的に示す図である。

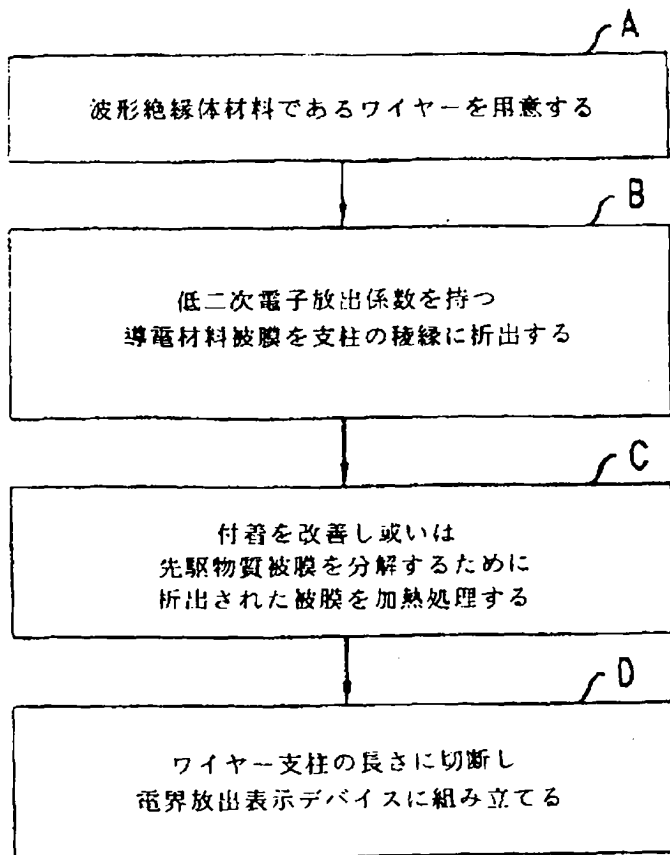
【符号の説明】

- 20 波形ロッド
- 21 電極
- 22 導電性基板
- 23 上型板
- 24 下型板
- 25 孔
- 26 孔
- 27 接着剤スポット
- 28 V字形切り込み
- 30 ワイヤ
- 31 塗り付け布
- 32 被膜
- 33 絶縁層
- 40 Auメタル・マスク
- 41 絶縁体ワイヤー
- 43 カソード
- 44 電解液槽
- 45 アノード
- 60 ロッド
- 61 連続層
- 63 マスキング部材
- 64 溝
- 90 フラット・パネル・ディスプレイ
- 91 カソード
- 92 電子放出体領域
- 93 アノード導体層
- 94 透明絶縁体基板
- 95 蛍光体層
- 96 支柱
- 97 ゲート電極
- 98 電源

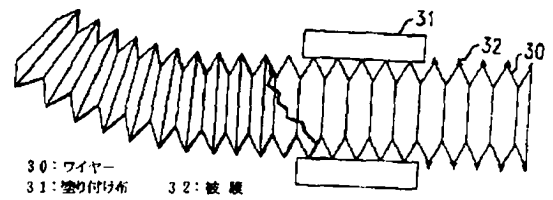
【図2】



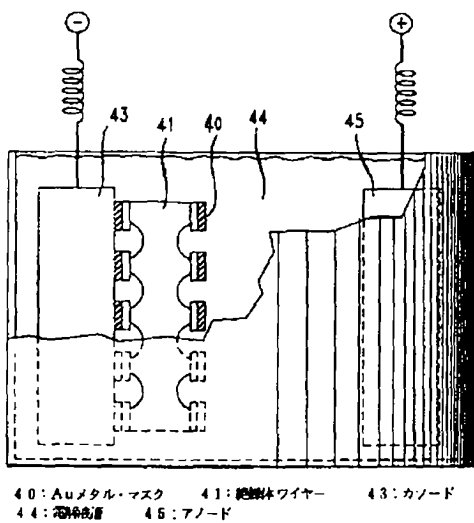
【図1】



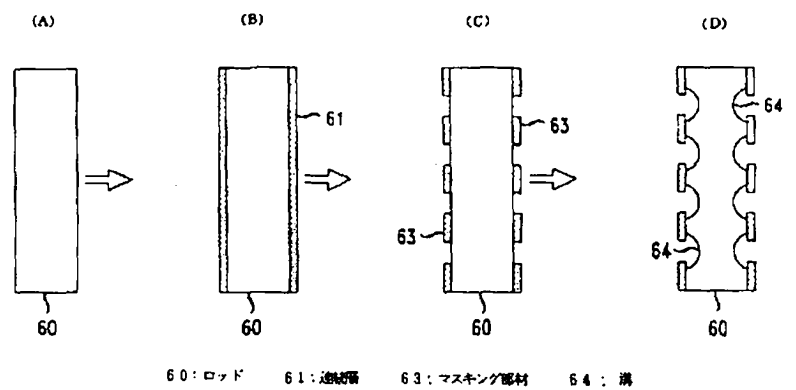
【図3】



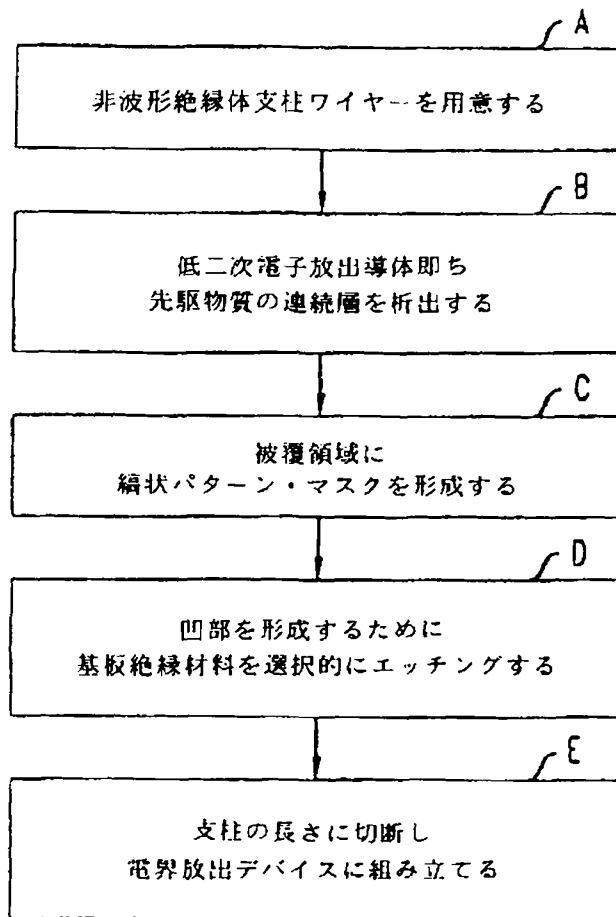
【図4】



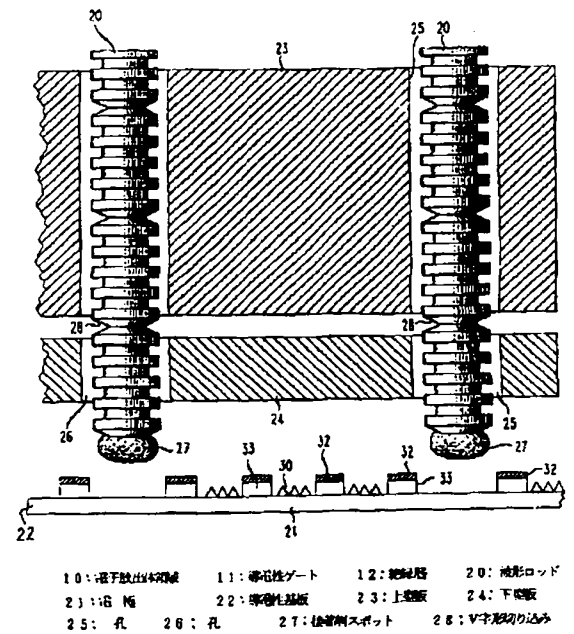
【図6】



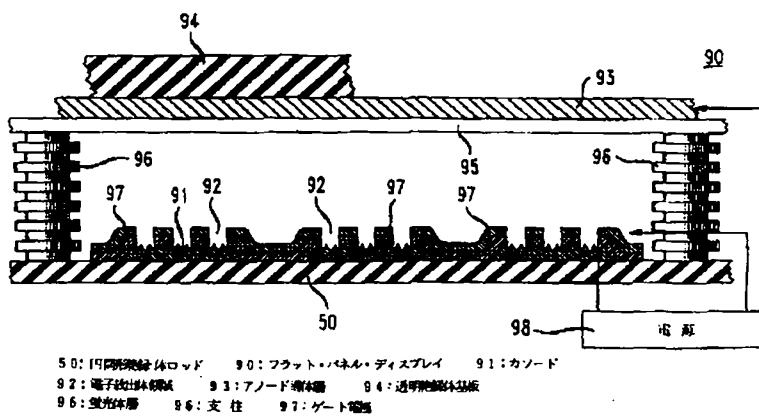
【図5】



【図7】



【図8】



フロントページの続き

(72)発明者 グレゴリー ピーター コチャンスキー
 アメリカ合衆国, 08812 ニュージャージー,
 デュネレン, サード ストリート
 324

(72)発明者 ウェイ ズー
 アメリカ合衆国, 07060 ニュージャージー,
 ノース ブレインフィールド, ノース
 ドライブ 375, アpartment ディ
 ー7